Приборы и средства автоматизации

С.П. ЛОХОВ, д-р техн. наук, профессор, ЦЫТОВИЧ Л.И., д-р техн. наук, профессор, зав.кафедрой «Электропривод и автоматизация промышленных установок» ДУДКИН М.М., канд. техн. наук, доцент, докторант, РАХМАТУЛИН Р.М., ведущий инженер, БРЫЛИНА О.Г., канд. техн. наук, доцент, докторант (Южно-Уральский государственный университет)

S.P. LOKHOV, L.I. TSYTOVICH, M.M. DUDKIN R.M. RAKHMATULIN, O.G. BRYLINA (South Ural State University)

Замкнутый интегрирующий аналогоцифровой преобразователь с бестактовым поразрядным уравновешиванием

В статье рассмотрен новый принцип построения замкнутого интегрирующего аналого-цифрового преобразователя (АЦП) с бестактовым поразрядным уравновешиванием со встроенным в замкнутый контур АЦП цифро-аналоговым преобразователем (ЦАП). Приведены структурная схема и временные диаграммы. Дан анализ статических и динамических характеристик, а также представлены результаты экспериментальных исследований. Показано, что применение интегратора позволяет обеспечить высокую помехоустойчивость, надежность устройства, а бестактовое поразрядное управление – высокое быстродействие по сравнению с интегрирующими АЦП. Полученные результаты по разработке АЦП стали возможны на основе работы ряда многозонных интегрирующих развертывающих преобразователей.

Ключевые слова: аналого-цифровой преобразователь, интегрирующий преобразователь, интегратор, релейный элемент, многозонный развертывающий преобразователь, цифро-аналоговый преобразователь, бестактовое поразрядное уравновешивание.

В цифровых системах промышленной автоматики и вентильного электропривода проблема их помехоустойчивости и эксплуатационной надежности зависит, в частности, от качества преобразования аналоговой координаты в цифру, что зачастую диктует необходимость применения интегрирующих методов аналого-цифрового преобразования (АЦП) [1 ... 3].

Классические АЦП с двухтактным интегрированием предназначены в основном для работы с низкочастотными процессами, так как «теряют» информацию об изменениях входного сигнала на втором такте преобразования, когда «интеграл» входного сигнала преобразуется в цифровой код. Применение же параллельных и противофазно работающих АЦП, когда один канал интегрирует величину входного сигнала, а второй при этом преобразует предыдущий «интеграл» в цифру, влечет за

In article the new principle of constructing the closed integrating analog-digital converter (ADC) with tactless bit-by-bit balance with integrated in a closed circuit ADC by the digital-analog converter (DAC) is considered. The block diagram and time graphs are reduced. The analysis of static and dynamic performances is given as well as the results of experimental investigations are represented. Is shown the application of the integrator allows to provide a high noise stability, reliability of the device, and tactless bit-by-bit control allows to provide high operating speed in comparison with integrating ADC. The obtained results on development ADC are possible on the basis of operating the multizonal integrating scanning converters.

Keywords: analog-digital converter, integrating converter, integrator, element relay, multizone scanning converter, digital-analog converter, tactless bit-by-bit balance.

собой значительное усложнение схемы АЦП и требует ее прецизионной настройки.

Число-импульсные интегрирующие АЦП [4, 5], несмотря на то, что лишены базового недостатка АЦП с двухтактным интегрированием, связанного с потерями данных о входном сигнале, требуют высокоточных преобразователей «напряжение (ток) — частота» (ПНЧ), так как за тактовый интервал счета здесь происходит суммирование погрешности всех периодов выходных импульсов ПНЧ, приходящихся на тактовый интервал АЦП. В результате суммарная ошибка АЦП даже при высокоточном ПНЧ может оказаться недопустимо большой.

Если анализировать первопричину отмеченных недостатков АЦП, то она очевидна – существующие АЦП зачастую относятся к классу разомкнутых систем регулирования, где достижение высокой точности и

помехоустойчивости является достаточно сложной задачей.

Ниже рассматривается новый принцип построения замкнутого интегрирующего АЦП с бестактовым поразрядным уравновешиванием и встроенным в его замкнутый контур цифро-аналоговым преобразователем (ЦАП). В дальнейшем обозначим данный преобразователь как «АЦП – ЦАП».

В состав АЦП – ЦАП (рис. 1), прародителем которого являются многозонные интегрирующие развертывающие преобразователи [6, 7], входят:

сумматоры $\Sigma_{\rm BX}, \Sigma_{2n-1}, \ldots, \Sigma_{2n-3}$ и $\Sigma_{\rm BbIX},$ интегратор И с передаточной функцией W(p)=1/Tp, где T- постоянная времени интегрирования,

релейные элементы РЭ1,..., РЭn, пропорциональные звенья П1,..., Пn, ключи Кл.1,..., Кл.n, устройство вычитания кодов УВК

источник заранее заданного фиксированного кода ИК.

При рассмотрении работы $A \coprod \Pi - \coprod A \Pi$ ограничимся четырьмя разрядами n двоичного кода.

Сумматор $\Sigma_{\rm BЫX}$ имеет n-е количество входов с единичным коэффициентом передачи по каждому из них и выполняет операцию суммирования сигналов. Количество входов сумматора выбирается равным числу разрядов «n» преобразуемого двоичного кода.

Ключи Кл.,..., Кл. п преобразуют биполярные выходные импульсы релейных элементов РЭ1,..., РЭ п в однополярные для последующего согласования выходов релейных элементов РЭ1,..., РЭ п с цифровыми входами УВК. Каждый из ключей Кл.1,..., Кл. п имеет нулевое значение порогов включения/ выключения и неинвертирующую характеристику «вход-выход».

Пропорциональные звенья $\Pi1,...,\Pi n$ реализованы с коэффициентами передачи, которые изменяются в соответствии с весом разряда

преобразуемого кода в общем случае с произвольным основанием, но чаще, как принято здесь, с двоичным кодом, пропорциональным 2^{n-1} , 2^{n-2} , ..., 2^0 . Наибольший коэффициент пропорционального звена 2^{n-1} соответствует весу старшего разряда двоичного кода, а наименьший 2^0 — весу младшего разряда.

УВК производит операцию поразрядного вычитания из кода N_1 , формируемого на выходе ключей Кл.1,..., Кл.n, кода N_2 , задаваемого ИК, и может выполняться как на основе стандартных микросхем, так и на базе программируемых контроллеров.

На временных диаграммах сигналов преобразователя (рис. 2...5) и далее в тексте приняты следующие обозначения: $X_{\rm BX}$ – входной сигнал; $Y_{\rm H}$ – выходной сигнал интегратора H; $Y_{\rm BbIX}$ – выходной сигнал $\Sigma_{\rm BbIX}$; $\pm A \cdot 2^{n-1}$, $\pm A \cdot 2^{n-2}$, $\pm A \cdot 2^{n-3}$, ..., $\pm A \cdot 2^0$ – максимальные уровни сигналов на выходе пропорциональных звеньев $\Pi 1, \ldots, \Pi n$ соответственно; $\pm b$ – пороги переключения $\Pi 1, \ldots, \Pi 1$ 0 соответственно; $\Pi 1, \ldots, \Pi 1$ 1 соответственно; $\Pi 1, \ldots, \Pi 1$ 2 соответственно; $\Pi 1, \ldots, \Pi 1$ 3 соответственно; $\Pi 1, \ldots, \Pi 1$ 4 соответственно; $\Pi 1, \ldots, \Pi 1$ 5 соответственно; $\Pi 1, \ldots, \Pi 1$ 6 соответственно; $\Pi 1, \ldots, \Pi$

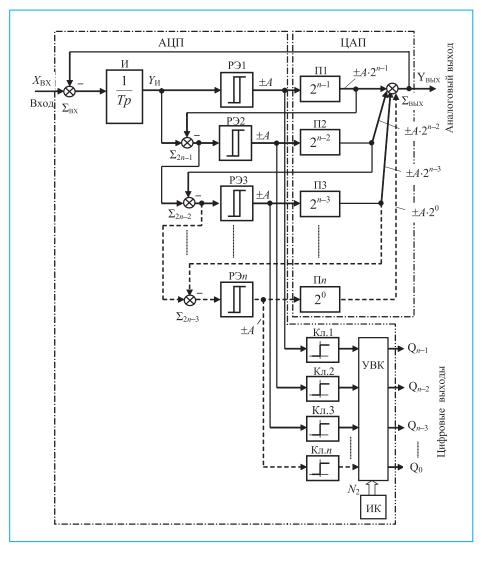


Рис. 1. Структурная схема замкнутого интегрирующего $A\Pi\Pi - \Pi \Pi$ с бестактовым поразрядным уравновешиванием

чей Кл.1,..., Кл.n; N_2 — цифровой код, задаваемый ИК; N_3 — цифровой код на выходе АЦП.

Для АЦП – ЦАП входной сигнал можно представить в виде выражения

$$X_{\rm BX} = \pm \Delta (k + 0.5m),$$

где $\Delta = 2\,A_{max}\,/\,N_{max} = 2A\,-\,$ вес единицы младшего разряда преобразуемого кода в аналоговой форме;

 $N_{\max} = \sum_{i=0}^{i=n-1} 2^i = 2^n - 1$ – максимальное значение двоичного цифрового кода в десятичной системе счисления, формируемого на выходе ключей преобразователя Кл.1,..., Кл.n;

 $A = A_{max} / N_{max}$ — амплитуда импульсов на выходе релейных элементов РЭ1,..., РЭn;

 A_{max} — максимальная амплитуда сигнала на выходе ЦАП; $k=0,1,2,\ldots,(N_{max}-1)/2$ — целые числа, соответствующие десятичным числам преобразуемого кода;

m — коэффициент, учитывающий изменение входного сигнала на интервале Δ ($-1,0 \le m \le 1,0$).

Рассмотрим работу устройства при наличии гистерезиса у релейных элементов РЭ1,..., РЭn и для входного сигнала $X_{\rm BX}=0$, когда числа k=0 и m=0 (рис. 2).

Будем считать, что релейный элемент РЭ1, формирующий старший разряд преобразуемого кода, находится в «положительном» состоянии (рис. 2 б). Тогда амплитуда на выходе пропорционального звена П1 равна $A \cdot 2^{n-1}$. Для выполнения равенства $X_{\rm BX} = Y_{\rm BыX}$, все остальные РЭ2,..., РЭn в системе вынуждены переключиться в «отрицательное» положение (рис. 2 в...д), когда суммарный сигнал на выходе $\Sigma_{\rm BыX}$ равен $Y_{\rm BыX} = A \ (2^{n-1} - 2^{n-2} - 2^{n-3} - \ldots, -2^0) = A$ (рис. 2 е). Условие равенства $X_{\rm BX} = Y_{\rm BыX}$ является невыполнимым для случая $X_{\rm BX} = 0$, поэтому сигнал $Y_{\rm H}$ на выходе интегратор И начинает линейно спадать под действием напряжения -A с выхода $\Sigma_{\rm BX}$ (рис. 2 а), и при достижение равенства $Y_{\rm H}(t) = -b$ первый РЭ1 переключается в «отрицательное» состояние (рис. 2 б), а РЭ2,..., РЭn — в «положительное» (рис. 2 в...д). В результате суммарный сигнал на выходе $\Sigma_{\rm BыX}$ соответствует значению $Y_{\rm BыX} = A \ (-2^{n-1} + 2^{n-2} + 2^{n-3} -, \ldots, +2^0) = -A$.

Таким образом, при $X_{\rm BX} = 0$ интегрирующий преобразователь постоянно находится в режиме переключения всех релейных элементов с частотой несущих колебаний

$$f_0 = 1/(4\overline{b}T),$$

где $\overline{b} = |b/A|$ — нормированное значение порогов переключения РЭ1,..., РЭn;

T – постоянная времени интегрирования интегратора.

Величину порогов переключения РЭ1,..., РЭn следует выбирать из условия |b| < |A|.

Положительному уровню сигнала на выходе РЭ1,..., РЭn соответствует сигнал логической «1» на выходе ключей Кл.1,..., Кл.n, а отрицательному уровню — сигнал логического «0» (рис. 2 б...д, ж...к). В результате при $X_{\rm BX}=0$ на выходе ключей Кл.1,..., Кл.n формируется два значения двоичного кода N_1 (рис. 2 ж ... к), которые равны: $(N_{\it max}+1)/2$ и $(N_{\it max}-1)/2$.

УВК производит операцию поразрядного вычитания из кода N_1 , формируемого на выходе ключей Кл.1,..., Кл.n, кода с выхода ИК так, чтобы цифровой код на выходе преобразователя $N3=N_1-N_2$ равнялся нулю. Примем значение кода $N_2=(N_{max}+1)/2$, тогда при $X_{\rm BX}=0$ выходной код преобразователя N_3 в десятичной форме будет равен нулю или минус единице (рис. 2 л ...о). В результате на выходе АЦП формируется статическая ошибка, равная единице младшего разряда преобразуемого кода N_3 . При большом количестве разрядов интегрирующего преобразователя АЦП — ЦАП ($n \geq 8$) данная ошибка практически не оказывает заметного влияния на точность его работы и ею можно пренебречь.

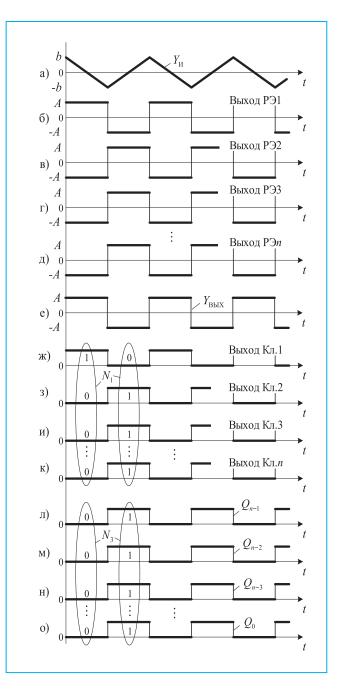


Рис. 2. Временные диаграммы сигналов интегрирующего АЦП – ЦАП при k=m=0

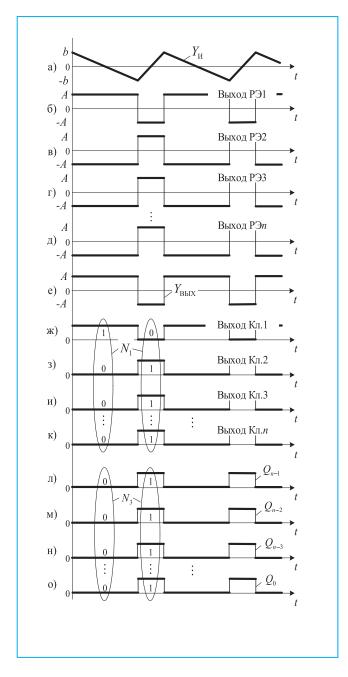


Рис. 3. Временные диаграммы сигналов интегрирующего АЦП - ЦАП при -1.0 < m < 1.0 и k=0

При других значениях $k \neq 0$ и m = 0 преобразователь работает аналогично случаю с числами k = 0 и m = 0. При этом в системе обязательно находится в режиме переключения с несущей частотой $f_0 = 1/(4\overline{b}T)$ хотя бы один из релейных элементов РЭ1, ..., РЭn.

Рассмотрим работу преобразователя при других значениях m, отличных от нуля и изменяющихся в диапазоне -1,0 < m < 1,0 и k=0, когда $X_{\rm BX}=\pm A\cdot m$. Для данных значений устройство переходит в режим частотно-широтно-импульсной модуляции (ЧШИМ), при котором частота переключения РЭ1,..., РЭn уменьшается в соответствии с выражением $f=f_0\cdot (1-m^2)$ (рис. $3\ 6\ \dots\ d$). Состояние кодов N_1 и N_3 на выходе ключей Кл.1,..., Кл.n и выходе преобразователя соответственно (рис. $3\ x$...о) сохраняется таким же, как и для случая k=0 и m=0 (рис. $2\ x$...о).

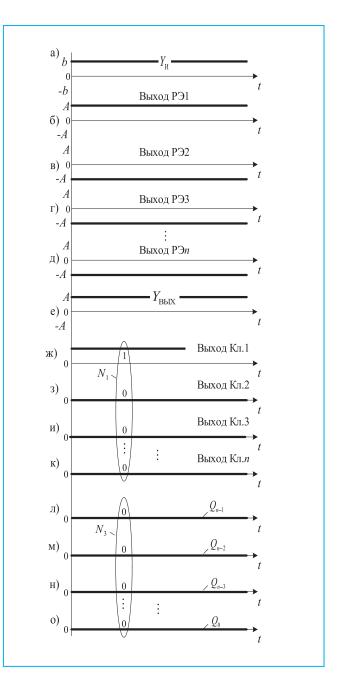


Рис. 4. Временные диаграммы сигналов интегрирующего АЦП – ЦАП при m=1,0 и k=0

При m=1 и любых других целых значениях k частота переключения РЭ1,..., РЭn становится равной нулю и в преобразователе возникает установившийся процесс, когда $X_{\rm BX}=Y_{\rm BblX}$. Например, при $X_{\rm BX}=A$ (k=0) релейный элемент РЭ1 переключается в «положительное» состояние (рис. 4 б), а РЭ2,..., РЭn- в «отрицательное» положение (рис. 4 в...д). В результате суммарный сигнал на выходе ЦАП $Y_{\rm BblX}=A$ ($2^{n-1}-2^{n-2}-2^{n-3}-,\dots,-2^0$) = A (рис. 4 е) уравновешивается входным воздействием $X_{\rm BX}=A$. Напряжение на выходе интегратора И достигает установившегося значения $Y_{\rm H}(t)=b$ (рис. 4 а) так, чтобы постоянно удерживать РЭ1 в «положительном» состоянии (рис. 4 б). Цифровой код N_1 на выходе ключей Кл.1,..., Кл.n равен значению ($N_{max}+1$)/2 (рис. 4 ж ... к), а код на выходе преобразователя $N_2=0$ (рис. 4 π ... о).

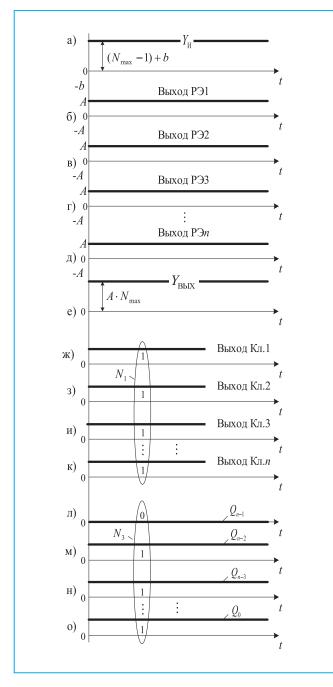


Рис. 5. Временные диаграммы сигналов интегрирующего АЦП – ЦАП при m=1,0 и $k=(N_{max}-1)/2$

Аналогичным образом АЦП — ЦАП работает при других значениях k и m=1. Например, максимально возможному значению $k=(N_{\max}-1)/2$ будет соответствовать максимальный уровень входного сигнала $X_{\rm BX}=\pm\Delta\cdot\left(\frac{N_{\max}-1}{2}+\frac{1}{2}\right)=\pm A\cdot N_{\max}$. Пусть $X_{\rm BX}=A\cdot N_{\max}$, тогда РЭ1,..., РЭn переключаются в «положительное» состояние (рис. 5 б ...д).

В результате суммарный сигнал на выходе $\Sigma_{\rm BЫX}$, равный $Y_{\rm BЫX}=A~(2^{n-1}+2^{n-2}+2^{n-3}+,\dots,+2^0)=A\cdot N_{max}$ (рис. 5 е), уравновешивается входным воздействием $X_{\rm BX}=A\cdot N_{max}$. Напряжение на выходе интегратора И достигает установившегося значения $Y_{\rm u}(t)=(N_{max}-1)+b$

(рис. 5 а) так, чтобы постоянно удерживать РЭ1,..., РЭn в «положительном» состоянии (рис. 5 б...д). Все ключи Кл.1,..., Кл.n находятся в состоянии логической «1» (рис. 5 ж... к), что соответствует максимальному значению кода $N_1 = N_{\rm max}$. При вычитании из кода N_1 кода $N_2 = (N_{\rm max} + 1)/2$ на выходе преобразователя получаем код $N_3 = (N_{\rm max} - 1)/2$ (рис. 5 л... о).

код $N_3=(N_{max}-1)/2$ (рис. 5 л... о). При $X_{\rm BX}=-A\cdot N_{max}$, наоборот все РЭ1,..., РЭn переключаются в «отрицательное» состояние, когда напряжение на выходе $\Sigma_{\rm BblX}$ изменяет знак и становится равным $Y_{\rm BblX}=-A~(2^{n-1}+2^{n-2}+2^{n-3}+,\ldots,+2^0)=-A\cdot N_{max}$. Тогда ключи Кл.1,..., Кл.n находятся в состоянии логического «0», что соответствует минимальному коду $N_1=0$. При вычитании из кода N_1 кода $N_2=(N_{max}+1)/2$ получаем выходной код $N_3=-(N_{max}+1)/2$.

выходной код $N_3 = -(N_{\max}+1)/2$. Амплитудная $N_3 = F\left(\overline{X}_{\rm BX}\right)$ и модуляционная $\overline{f} = F\left(\overline{X}_{\rm BX}\right)$ характеристики АЦП — ЦАП в относительных единицах приведены на рис. 6 а, б соответственно. Здесь $\overline{X}_{\rm BX} = |X_{\rm BX}/A_{\rm max}|$ — нормированное значение входного сигнала, отнесенного к максимальной амплитуде на выходе преобразователя $A_{\rm max} = |A| \cdot N_{\rm max}$; $\overline{f} = f/f_0$ — нормированное значение частоты выходных импульсов РЭ1,..., РЭn, отнесенной к несущей частоте $f_0 = 1/(4\overline{b}T)$ при нулевом значении сигнала на входе преобразователя.

Рассмотренный интегрирующий преобразователь АЦП — ЦАП является замкнутой системой, поэтому в установившемся режиме работы уровень сигнала на входе АЦП преобразователя $X_{\rm BX}$ должен быть всегда уравновешен выходным напряжением $Y_{\rm BЫX}$ ЦАП. Это возможно только при соответствующем (нужном) коде, формируемым преобразователем. Когда разрядность ЦАП не обеспечивает нужную точность (дискретность) преобразования между уровнями, между этими уровнями начинается режим частотно-широтно-импульсной модуляции.

Однако усредненная интегральная точность всегда обеспечивается из-за наличия интегратора в прямом канале регулирования. В результате амплитудная характеристика (рис. 6 а) будет всегда линейной, а на появляющуюся частотно-широтно-импульсную модуляцию между дискретами указывает модуляционная характеристика на рис. 6 б.

На рисунке 7 приведены осциллограммы работы четырехразрядного интегрирующего АЦП с бестактовым поразрядным уравновешиванием, полученные на основе компьютерного моделирования в программе MatLab+Simulink, при воздействии на его вход динамического сигнала $X_{\Gamma}(t) = A_{\mathbf{m}} \cdot \sin(2\pi f \cdot t)$, где $A_{\mathbf{m}}$, f — амплитуда и частота гармонического входного воздействия соответственно.

Моделирование проводилось при следующих параметрах: максимальная амплитуда на выходе ЦАП $A_{max}=15$ В, вес единицы младшего разряда преобразуемого кода в аналоговой форме $\Delta=2A_{max}/(2^n-1)=2$ В, амплитуда импульсов на выходе релейных элементов РЭ1 ... РЭ4 $A=A_{max}/(2^n-1)=1$ В, нормированные значения порогов переключения релейных элементов РЭ1 ... РЭ4 $\overline{b}=|b/A|=0$,5, постоянная времени интегрирования интегратора T=0,1 мс, частота несущих колебаний $f_0=1/(4\overline{b}T)$ преобразователя при $X_{\rm BX}=0$ равна 5 кГц.

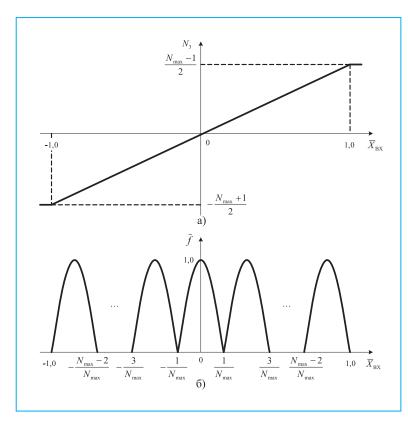


Рис. 6. Амплитудная (a) и модуляционная (б) характеристики замкнутого интегрирующего АЦП с бестактовым поразрядным уравновешиванием

Из рисунка 7 а, б видно, что выходной сигнал на выходе ЦАП разбивается на 15 модуляционных зон $(Z=2^n-1)$, зависящих от разрядности двоичного кода «n». Внутри каждой модуляционной зоны преобразователь

работает в режиме ЧШИМ, в результате этого усредненный выходной сигнал $Y_0(t)$ ЦАП с высокой точностью повторяет форму гармонического входного сигнала $X_{\Gamma}(t)$. При увеличении частоты f входного сигнала режим ЧШИМ внутри каждой модуляционной зоны пропадает и на выходе устройства формируется ступенчатый дискретный сигнал (рис. 7 г).

На рисунке 8 приведены логарифмические амплитудно-частотные характеристики (ЛАЧХ) k=F(f) для восьмиразрядного интегрирующего АЦП с бестактовым поразрядным уравновешиванием, где $k=\frac{1}{BblX}/A_{m}$ — коэффициент передачи преобразователя; A_{BblX} — амплитуда на выходе ЦАП; f — частота гармонического входного воздействия $X_{\Gamma}(t)$.

Анализ полученных результатов позволяет сделать следующие выводы:

- полоса равномерного пропускания f_Π преобразователя, при которой коэффициент передачи k снижается в $\sqrt{2}$ раз, зависит только от постоянной времени интегрирования T и не зависит от уровня гармонического входного воздействия $X_\Gamma(t)$, величины порогов переключения \pm b РЭ1,..., РЭn (при условии, что |b| < |A|) и разрядности n преобразователя;
- при выбранном значении нормированного порогов переключения РЭ1,..., РЭn b = |b/A| = 0.5относительная полоса пропускания преобразователя $f_{\Pi} = f_{\Pi}/f_{0}$ приблизительно составляет 0,32 для любых значений постоянной времени интегрирования T (рис. 8), поэтому нормированное значение порогов переключения РЭ1 ... РЭп b = |b/A| следует выбирать как можно ближе к единице, но не равной ей. Так, например, при $\overline{b} = 0.9$ и любых значений T относительная полоса пропускания достигает значения $f_{\Pi} \approx 0,57$, что выходит за теоретически обоснованные для импульсных систем границы, в которых граница раздела области частот достоверной и замедленной дискретизации определяется из теоремы В.А. Котельникова и составляет $\overline{f}_{\Pi} = 0,5$. Полученные результаты справедливы не только для восьмиразрядных АЦП, но и для преобразователей с любой другой разрядностью.

Если говорить об известных АЦП, то в них всегда вводилось понятие «тактируемость», которая определяла жесткий порядок работы и иерархию элементов АЦП за цикл преобразования. При этом величина этого «такта»

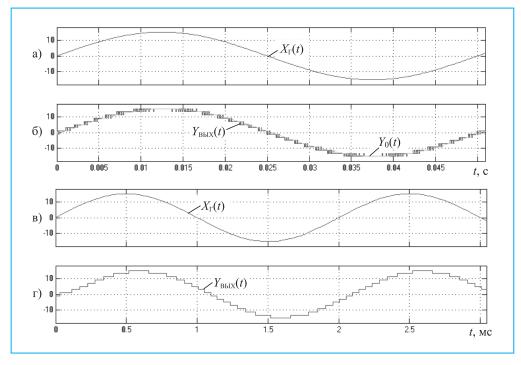


Рис. 7. Осциллограммы работы четырехразрядного интегрирующего АЦП с бестактовым поразрядным уравновешиванием при $A_m=15$ B: f=20 Γ μ (a, б) и f=500 Γ μ (в, г)

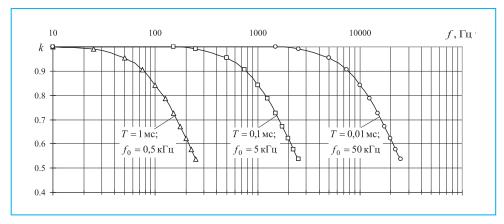


Рис. 8. Логарифмические амплитудно-частотные характеристики восьмиразрядного интегрирующего АЦП с бестактовым поразрядным уравновешиванием при $\overline{A}_m = |A_m/A_{\max}| = 1,0$ $(A_{max} = 12,75 \text{ B}, \Delta = 0,1 \text{ B}, A = 50 \text{ MB}, b = 25 \text{ MB}, Z = 255)$

всегда диктовалась наиболее инерционным узлом схемы АЦП («слабым звеном»), который навязывал время этого такта преобразования остальным, в том числе и быстро-

действующим элементам всего устройства. Этот недостаток характерен для всех импульсных (т.е. тактируемых) систем автоматического управления.

Экспериментальная проверка теоретических положений была проведена на схеме четырехразрядного преобразователя, показанного на рисунке 9 (без УВК). Там же указано функциональное назначение элементов принципиальной схемы. Интегратор выполнен на операционном усилителе (ОУ) А1. Сумматоры А4, А5, А8, А11 и инверторы А2, А7, А10 реализованы по традиционным схемам пропорциональных усилителей. Функции релейных элементов выполняют ОУ АЗ, А6, А9, А12 с положительной обратной связью по напряжению, обеспечивающей неинвертирующую петлю гистерезиса и симметричные относительно «нуля» пороги переключения.

Осциллограммы на рисунке 10 а соответствуют случаю нулевого значения входного сигнала. При гармоническом входном воздействии (рис. 10 б) выходной сигнал ЦАП имеет форму ступенчатоаппроксимированной синусоиды.

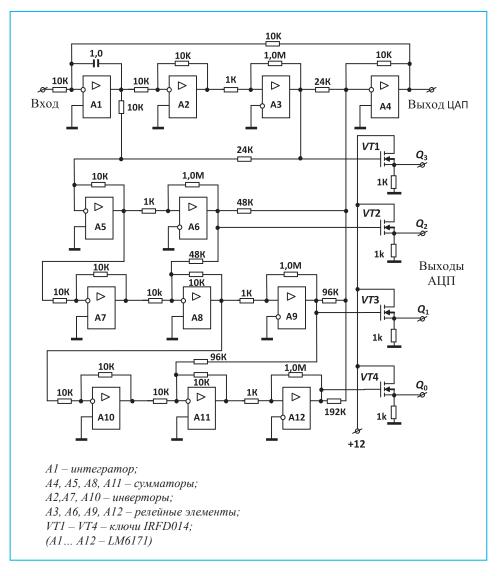
- В заключении необходимо отметить следующее:
- Рассмотренный прин-

изучения всех его статических и динамических свойств, однако уже сейчас очевидным является базовое преимущество подобных устройств, заключающееся в замкнутом характере их структуры и наличии интегратора в прямом канале преобразования входного воздействия, обеспечивающих повышенную точность, быстродействие, надежность и помехоустойчивость работы устройства в целом.

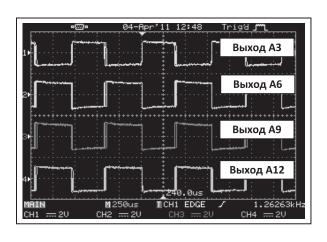
2. Полученные преимущества достигаются при одновременном упрощении схемы за счет отсутствия элементов,

определяющих тактовые интервалы АЦП.

Следует отметить, что предложенный преобразователь является реверсивным, т.е. может работать



цип построения АЦП безусловно Рис. 9. Фрагмент принципиальной электрической схемы четырехразрядного интегрирующего требует дальнейшего детального АЦП с бестактовым поразрядным уравновешиванием



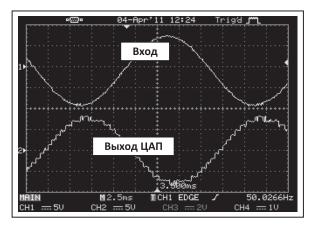


Рис. 10. Осциллограммы сигналов четырехразрядного интегрирующего АЦП с бестактовым поразрядным уравновешиванием

с сигналами различной полярности без изменения своей схемной конфигурации.

4. Вряд ли у кого-либо из потребителей, заинтересовавшихся данным способом построения АЦП, в настоящее время возникнет желание заниматься его технической реализацией на основе дискретных компонентов (рис. 9) с последующим применением в конкретных серийных изделиях. Поэтому дальнейшая судьба подобного рода АЦП во многом будет определяться позицией фирм-производителей интегральных микросхем и их заинтересованностью в расширении устоявшейся номенклатуры своих изделий.

Работа выполнена в Южно-Уральском государственном университете на кафедре «Электропривод и автоматизация промышленных установок».

Лохов Сергей Прокопьевич E-mail: lochov1945@mail.ru Цытович Леонид Игнатьевич E-mail: tsli@susu.ac.ru Дудкин Максим Михайлович E-mail: dudkinmax@mail.ru Рахматулин Раис Мухибович Брылина Олеся Геннадьевна E-mail: teolge@mail.ru

Список литературы

- 1. *Прянишников В.А.* Интегрирующие цифровые вольтметры постоянного тока. Л.: Энергия, 1976. 315 с.
- 2. *Мартяшин А.И., Шахов Э.К., Шляндин В.М.* Преобразователи электрических параметров для систем контроля и измерения. М.: Энергия, 1976. 390 с.
- Интегрирующие развертывающие преобразователи с повышенной температурной стабильностью характеристик / Цытович Л.И., Дудкин М.М, Качалов А.В., Терещина О.Г., Логинова Н.А. // Приборы и системы. Управление, контроль, диагностика. 2010. № 10. С. 38–43.
- 4. *Волович Г.И.* Схемотехника аналоговых и аналоговоцифровых электронных устройств. М.: Издательский дом «Додэка-XXI», 2005. – 459 с.
- 5. *Грушицкий Р.И., Мураев А.Х, Смолов В.Б.* Аналогоцифровые периферийные устройства микропроцессорных систем. Л.: Энергоатомиздат, 1989. – 160 с.
- 6. *Терещина О.Г.* Электроприводы с параллельными каналами регулирования на основе многозонных интегрирующих развертывающих преобразователей: дис. к.т.н. Челябинск: ЮУрГУ, 2007. 235 с.
- 7. *Брылина О.Г., Цытович Л.И.* Многозонные развертывающие преобразователи для систем управления электроприводами: монография. Челябинск: Изд. центр ЮУрГУ, 2010. 232 с.